

異種接合界面の評価／制御とデバイス応用

半導体デバイス／集積回路は、接合の高度な集合体である。したがって、表面を含めた接合界面の電子的特性を評価し、その理解を基盤として制御法を開発することが、デバイス性能の本質的な制御に直結する。

図1に、原子層堆積 (ALD) 方によりn-GaN表面にアルミナ膜を堆積し、CV測定結果より算出した $\text{Al}_2\text{O}_3/\text{AlGaN}$ 界面の電子捕獲準位密度分布を示す。アルミナ膜は600℃以上の熱処理により微結晶化部分が形成され、その粒界による漏れ電流の増加が著しくなる。この現象を抑制するMOS構造形成プロセスの最適化を行った結果、低密度の電子準位を持つ界面が達成できた。なお、この成果はJJAP誌に掲載され、編集委員会が選ぶ「SPOTLIGHT論文」に選出された。  
<http://jjap.jsap.jp/spotlights/index.html>

図2には、 $\text{Al}_2\text{O}_3/\text{AlGaN}/\text{GaN}$ 構造の容量-電圧 (C-V) 特性の計算結果を示す。2つのステップを持つ特徴的な振る舞いが示されている。また、 $\text{Al}_2\text{O}_3/\text{AlGaN}$ 界面の電子準位の影響は、順バイアス側のステップの傾きに顕著に現れ、逆バイアス側はほとんど変化しないことが明らかになった。MOS型HEMTの動作解析のために非常に有用な情報を得ることができた。

図3は、 $\text{AlGaN}/\text{GaN}$ ヘテロ構造表面の $\text{AlGaN}$ 層を選択的に電気化学酸化し、その部分をMOSゲート構造として用いるMOS HEMTの伝達特性を示す。酸化の進行とともに $\text{AlGaN}$ が薄層化し、赤の実践で示すように、ノーマリオフ動作が実現した。ドライエッチングを用いない、「埋め込み型MOSゲート構造」として有望である。

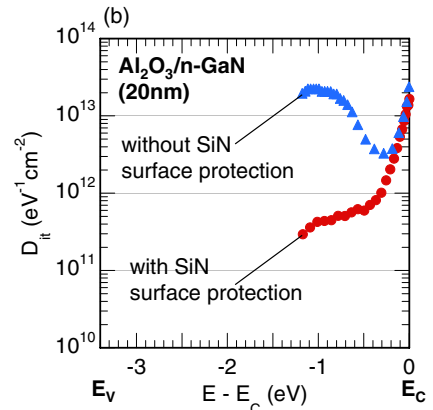


図1 ALD法により堆積したアルミナ膜を用いたGaN MOS界面の電子準位密度分布

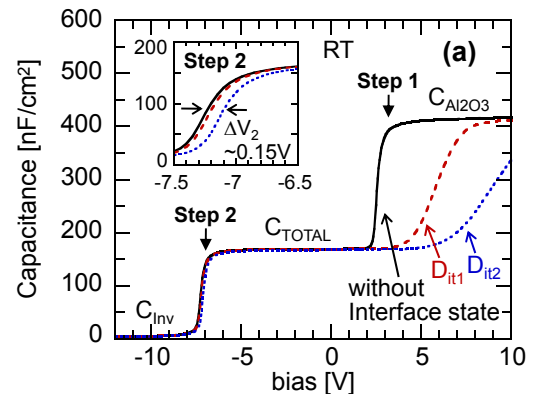


図2 ALD法により $\text{AlGaN}/\text{GaN}$ ヘテロ構造表面に形成した $\text{Al}_2\text{O}_3$  MOS構造の容量-電圧曲線の計算値。

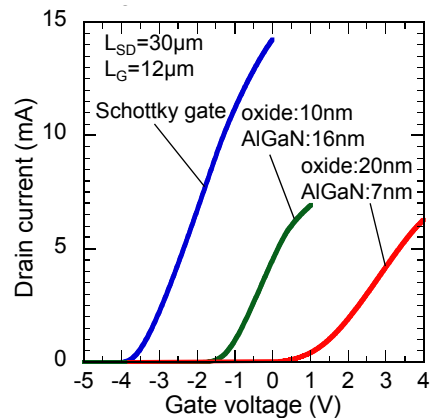


図3 電気化学酸化法により $\text{AlGaN}/\text{GaN}$ ヘテロ構造に選択的に絶縁ゲートを形成した場合の伝達特性。酸化と同時に $\text{AlGaN}$ 層の薄層化が可能のため、ノーマリオフ動作が実現できた。